KIM & CHANG
[Translation]

Korean Publication No. 10-1997-0003671

(19) Korean Intellectual Property Office (KR)
(12) Laid-open Patent Application (A)

(51) Int. Cl. ^{6} H01L 21/322		(11) Publication No. (43) Publication Date	1997-0003671 January 28, 1997
(21) Application No.	1995-0017270		
(22) Application Date	June 24, 1995		

(73) Applicant
Ju-Yong Kim
Hyundai Electronic Industrial Company, Ltd.
Amiri San 136-1, Bubal-Eup, Ichon-Gun, Kyungki-Do (Postal Code : 467-860)

(72) Inventor(s)
Young-Seon Son
Hyundai Electronic Industrial Company, Ltd.
Amiri San 136-1, Bubal-Eup, Ichon-Gun, Kyungki-Do
Dong-Ho Lee
Mugigae Apt. 6-211 Seocho-Dong, Seocho-Gu, Seoul

(74) Agent
Seung-Min Choi
Young-Mu Shin

Request for Examination : Yes

(54) METHOD OF MANUFACTURING SILICON WAFER

[Abstract]

The present invention relates to a method for processing a silicon wafer.

The present invention provides a way to manufacture silicon wafers of a high purity by enabling desirable gettering effect only with short heat-treatment at a low temperature, using an extrinsic gettering including an ion-injection and a heat-treatment.

Therefore, the present invention produces a high purity silicon wafer, which is not easily obtainable from the intrinsic gettering method, with the extrinsic gettering method, and prevent the danger lying in the conventional gettering method using a heat-treatment in a hydrogen atmosphere, thereby improving the stability and productivity, and particularly, the present invention enables device manufacturing with a high purity silicon wafer, thereby improving the characteristics of junction leakage current and the quality of a gate oxide layer, which results in high integration of the devices.

[Representative Drawing]

Korean Publication No. 10-1997-0003671

Fig. 1C

[Specification]

[Title of the Invention]
Method for Processing a Silicon Wafer

[Brief Description of the Drawings]

Fig. 1C shows a cross-sectional view of a silicon wafer for the explanation on the method for processing a silicon wafer according to the present invention.

Since this is a publication in part, it does not include all the contents.

[CLAIMS]

1. A method for processing a silicon wafer, the method being characterized in comprising the steps of:
forming a crystal defect layer in a surface layer of the silicon wafer by an impurity ion injection process;
heating the silicon wafer, wherein the crystal defect layer is formed, to turn the crystal defect layer into a gettering layer and to form a defect-free layer below the gettering layer; and
performing a polishing process to completely remove the gettering layer and performing a cleaning process to remove slurry and impurity particles generated during the polishing process.

2. The method of Claim 1, wherein the impurity ion injection process is performed in an energy range of 10 to 180keV, using at least one of silicon (Si^+), argon (Ar^+), arsenic (As^+), fluorine (F^+), helium (He^+), boron (B^+), phosphorus (P^+), germanium (Ge^+), antimony (Sb^+), indium (In^+) and nitrogen (N_2^+) ions, with the injection amount of 5.0×10^{14} to 1.0×10^{16} ions/cm^2.

3. The method of Claim 1, wherein the heat-treating is performed in an atmospheric furnace in an atmosphere of O_2, $N_2 + O_2$, Ar, etc., in a temperature range of 900 to 1100°C for about 1 to 3 hours.

4. The method of Claim 1, wherein the heat-treating is performed in a vacuum furnace in an atmosphere of O_2, $N_2 + O_2$, Ar, etc., in a temperature range of 900 to 1100°C for about 1 to 3 hours.

5. The method of Claim 1, wherein the heat-treating is performed in a rapid heating furnace, in atmosphere of O_2, $N_2 + O_2$, Ar, etc., in a temperature range of 1050 to 1200°C and

for about 10 to 30 minutes.

6. The method of Claim 1, wherein the defect-free layer has an oxygen concentration of 7 to 10ppm.

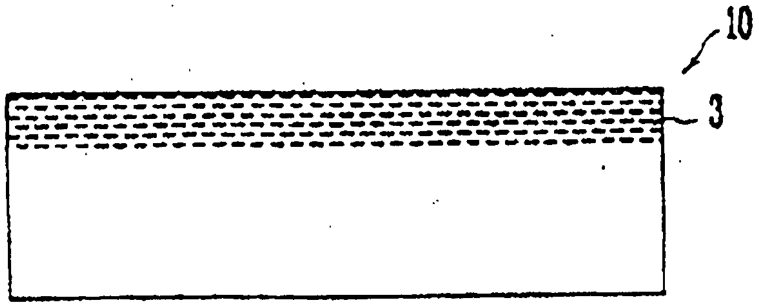
7. The method of Claim 1, wherein the initial thickness of the defect-free layer formed by the heat-treatment step is 10 to 30μm.

8. The method of Claim 1, wherein the polishing process is performed to leave the defect-free layer to be more than 10 μm thickness.

* Note: This is published according to the original application.

[Figures]

Fig. 1C



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. 6
H01L 21/322

(11) 공개번호 특1997-0003671
(43) 공개일자 1997년01월28일

(21) 출원번호	특1995-0017270
(22) 출원일자	1995년06월24일

(71) 출원인	현대전자산업 주식회사 김주용 경기도 이천군 부발읍 아미리 산 136-1 (우 : 467-860)
(72) 발명자	손용선 경기도 이천군 부발읍 아미리 산 136-1 이동호 서울특별시 서초구 서초동 무지개아파트 6-211
(74) 대리인	최승민 신영무

심사청구 : 있음

(54) 실리콘 웨이퍼 가공방법

요약

본 발명은 실리콘 웨이퍼 가공방법이 개시된다.

본 발명은 이온주입 및 열처리에 의한 익스트린식 게터링(extrinsic gettering)법을 사용하여 낮은 온도에서 짧은 열처리만으로 원하는 게터링 효과를 얻을 수 있도록 하여 고순도의 실리콘 웨이퍼를 가공할 수 있다.

따라서, 본 발명은 인트린식 게터링법으로 얻기 힘든 고순도의 실리콘 웨이퍼를 익스트린식 게터링법으로 쉽게 얻을 수 있으며, 기존의 수소 분위기 열처리에 의한 게터링법의 위험성을 배제할 수 있어 안정성과 생산성을 향상시킬 수 있으며, 특히 고순도의 실리콘 웨이퍼를 사용하여 소자를 제조하므로서, 게이트 산화막의 막질개선과 접합 누설전류 특성을 개선 시킬 수 있어 소자의 고집적화를 가능하게 한다.

대표도

도1c

명세서

[발명의 명칭]

실리콘 웨이퍼 가공방법

[도면의 간단한 설명]

제1C도는 본 발명에 의한 실리콘 웨이퍼 가공방법을 설명하기 위해 도시한 실리콘 웨이퍼의 단면도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57)청구의 범위

청구항1

실리콘 웨이퍼 가공방법에 있어서, 불순물 이온 주입공정으로 실리콘 웨이퍼의 표면층에 결정 결함층을 형성하는 단계와, 상기 결정 결함층이 형성된 상기 실리콘 웨이퍼를 열처리하므로, 이로 인하여 상기 결정 결함층이 게터링층으로 되고, 상기 게터링층 하부에 무결함층이 형성되는 단계와, 폴리싱공정을 실시하여 상기 게터링층을 완전히 제거하고, 폴리싱 공정시 발생되는 슬러리와 불순물 입자를 제거하기 위한 세정공정을 실시하는 단계로 이루어지는 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

청구항2

제1항에 있어서, 상기 불순물 이온 주입공정은 10 내지 180KeV의 에너지 범위에서 실리콘(Si^+), 아르곤(Ar^+), 비소(As^+), 붕

소(F$^+$), 헬륨(He$^+$), 붕소(B$^+$), 인[illegible]), 게르마늄(Ge$^+$), 안티몬(Sb$^+$), 인듐(In$^+$) 및 질소[illegible]) 이온중 적어도 하나 이상을 사용하며, 5.0E14 내지 1.0E16 이온/㎠의 주입량으로 하여 실시되는 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

청구항3

제1항에 있어서, 상기 열처리공정은 O_2, N_2+O_2, Ar등의 가스 분위기와 900 내지 1100℃의 온도범위내에서 1 내지 3시간 정도로 상압로에서 수행하는 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

청구항4

제1항에 있어서, 상기 열처리공정은 O_2, N_2+O_2, Ar등의 가스 분위기와 900 내지 1100℃의 온도범위내에서 1 내지 3시간 정도로 진공로에서 수행하는 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

청구항5

제1항에 있어서, 상기 열처리공정은 O_2, N_2+O_2, Ar등의 가스 분위기와 1050 내지 1200℃의 온도범위내에서 10 내지 30분 정도로 급속가열로에서 수행하는 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

청구항6

제1항에 있어서, 상기 무결함층은 산소농도가 7 내지 10ppm인 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

청구항7

제1항에 있어서, 상기 열처리공정에 의해 형성되는 상기 무결함층의 초기 두께는 10 내지 30㎛인 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

청구항8

제1항에 있어서, 상기 폴리싱공정은 상기 무결함층의 두께가 적어도 10㎛ 이상이 남아있도록 실시되는 것을 특징으로 하는 실리콘 웨이퍼 가공방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1c